授業科目	HDL演習 Exercise on HDL			電気デジタルシステム工学科	
				科目コード	3518
単　　位	選択 2 単位	科目区分	専門教育科目	学年･開設期	3 年前期
担当教員	非常勤教員　中川　嘉宏				

授業の概要および計画

1．授業の目的

講義科目「ハードウェア記述言語」と連携する演習である。VHDL による論理合成の方法を学んだ後、各種デジタル回路について設計、検証から実際に動作確認まで行うことにより、実践的かつ効率的な設計手順を学習する。

2．授業の方法

この演習では、全体を通して、シミュレーションのためのテストベンチを記述し、設計データの検証を行う。検証をパスした設計データを実機（FPGA ボード）にダウンロードし、実際に動作を確認する。動作が確認された回路の VHDL ソースコードに説明を加え、レポートとして提出する。

3．授業計画

はじめに論理シミュレータソフトの操作方法を学び、その後、基本論理回路から加算器、デコーダなど電子計算機の要素機能についてシミュレーションを行う。なお，レポートは A4 用紙 1 枚以上作成すること。

第 1 週　演習内容・履修に際してのガイダンス、FPGA 実習ボードの説明
第 2 週　論理シミュレータソフトのインストール
　　【復習：論理シミュレータソフトの動作チェック】
第 3 週　VHDL コンパイラーの使い方とタイミング・シミュレーション
第 4 週　基本論理回路の VHDL1（AND、OR、NAND、NOR、NOT）
　　【復習：4 週のレポート作成】
第 5 週　基本論理回路の VHDL2（排他的論理和、パリティチェック回路）
第 6 週　基本論理回路の VHDL3（コード変換回路）
　　【復習：第 5 週、第 6 週のレポート作成】
第 7 週　演算回路（半加算器、全加算器）
　　【復習：第 7 週のレポート作成】
第 8 週　科目「ハードウェア記述言語」中間試験の解説
第 9 週　補数による減算回路
第10週　4 ビット加算・減算回路
　　【復習：第 9 週、第 10 週のレポート作成】
第11週　マルチプレクサ、デマルチプレクサ
第12週　デコーダ、エンコーダ
　　【復習：第 11 週、第 12 週のレポート作成】
第13週　コンパレータ・多数決回路
　　【復習：第 13 週のレポート作成】
第14週　セグメントドライバと発展課題説明
　　【復習：発展課題のレポート作成】
第15週　発展課題提出と全体講評

■教科書： Moodle を利用し、資料を配布する。

科目区分 科目分類 注意事項	専門教育科目－デジタルテクノロジーコース科目	科目コード	3518
		学年・開設期	3年前期
		成績評価上の区分	専門科目

確実な単位修得・学修の質の保証のために

４．達成目標

この演習は、以下の３項目が具体的な達成目標である。

① FPGA へのコンフィグレーション（パラメータ設定）を含め論理シミュレータソフトを使いこなすことができる。
② VHDL の文法を理解し各種基本的なデジタル回路を設計できる。
③ 設計した回路の検証（効率、回路規模、安定性、不正出力の有無など）ができる。

５．履修に当たっての留意点

最近の論理シミュレータソフトは、高速 CPU と大容量ハードディスクが要求される。論理シミュレータソフトをインストールするとき、ノート PC を最良の状態にしておくこと。また。この演習は単に VHDL ソースコードをそのまま提出するだけではなく、シミュレーション波形や FPGA での動作実験結果などをまとめたレポート提出も評価対象となる。

なお、3 年後期に開講される「VLSI デザイン演習」は、本科目の修得を前提として授業が進められるので留意すること。

６．試験および成績評価の方法

「基礎Ｃ言語演習」とほぼ同様で、下記の表のように演習時間内に教育ポータル（HIT-Moodle）に提出するソースプログラムや実行結果と、印刷提出となるレポート作成で評価する。なお、特に事情がない欠席が３回を超えると、F または X の評価となる。

具体的な評価項目、および評価手段は次のとおりである。

評価対象能力	評価手段配点比率		対象能力別配点
	プログラム提出	レポート作成	
知識力	－	30	30 点
応用力	40	30	70 点
展開力	－	+10	+10 点
計	40 点	60+10 点	合計 100+10 点

「対象能力別配点」には多少の変動がある。+ は特別加点を意味する。

【知識力】

「個々の知識の量と正確性」－基本的なデジタル回路実現に関する VHDL の構文規則を的確に理解するだけではなく、実際に FPGA に実装できるか。

「知識体系の獲得度」－デジタル回路要素をコンポーネント化し、コンポーネントを体系的に組み合わせてより複雑な回路を構造的に作成でき、実際に動作確認を行えるか。

【応用力】

「解析力」－設計仕様に対して VHDL 特有の機能を生かした記述ができ、実機で動作させることができるか。

「構成力」－安定で効率的な動作を行う回路実現のための設計アルゴリズムを考えることができ、シミュレーションおよび実機で検証できるか。

【展開力】－演習で説明のなかったかなり高度な問題に対して、得られた知識を展開できるか。

■参考書：教育ポータルを利用し、適宜参考資料（取扱説明書など）を配布する。